

引用格式:史华康,冉峰,沈华明,等. 基于 FPGA 的近眼显示实时预畸变系统[J]. 微电子学与计算机, 2021, 38(4): 63-68.
[SHI H K, RAN F, SHEN H M, et al. Real-time pre-distortion system for near-eye display based on FPGA[J]. Microelec-
tronics & Computer, 2021, 38(4): 63-68.]

基于 FPGA 的近眼显示实时预畸变系统

史华康¹, 冉峰^{1, 2}, 沈华明², 陈文栋²

(1 上海大学 微电子研究与开发中心, 上海 200444; 2 上海大学 机电工程与自动化学院, 上海 200444)

摘 要: 针对近眼显示器扩大视场角的需求, 本文配合光学系统设计了一种基于 FPGA 的近眼显示实时预畸变系统. 本系统采用基于片外存储查找表结构的坐标校正方法, 结合双线性插值的灰度校正算法, 利用片内 Block RAM 资源设计了一种图像数据按奇偶行分别存储的数据缓存结构, 减小了数据缓存量, 降低了输出延时, 实现了高分辨率、高帧率视频图像的实时预畸变处理. 实验结果表明, 实时预畸变系统对光学系统产生的非线性几何畸变具有良好的校正效果, 且处理延时小, 显示图像清晰完整且可扩展性强.

关键词: FPGA; 近眼显示器; 视频图像; 预畸变; 实时性; 双线性插值

中图分类号: TN47

文献标识码: A

文章编号: 1000-7180(2021)04-0063-06

Real-time pre-distortion system for near-eye display based on FPGA

SHI Hua-kang¹, RAN Feng^{1, 2}, SHEN Hua-ming², CHEN Wen-dong²

(1 Microelectronic R&D Center, Shanghai University, Shanghai 200444, China;

2 School of Mechatronic Engineering Automation, Shanghai University, Shanghai 200444, China)

Abstract: To meet the requirement of enlarging the field of view angle of near-eye display, a real-time pre-distortion system for near-eye display based on FPGA is designed. This system adopts the coordinate correction method based on off-chip storage lookup table structure and combined with the bilinear interpolation algorithm for calculating grayscale correction, the use of chip designs an image data Block RAM resources stored separately according to the odd lines of data caching structure, reduced the data cache memory, reduces the output delay, has realized the high resolution, high frame rate of video image real-time pre distortion processing. The experimental results show that the real-time pre-distortion system has a good correction effect on the nonlinear geometric distortion generated by the optical system, and the processing delay is small, the display image is clear and complete, and the scalability is strong.

Key words: FPGA; near-eye display; video image; pre-distortion; real-time; bilinear interpolation

1 引言

近眼显示(Near-to-eye Display)技术与传统的显示技术相比具有体积小、功耗低、分辨率高并且携带方便等一系列优点, 被广泛应用于头盔显示器、虚

拟显示与增强显示等领域. 但目前近眼显示的视场角都很小, 通过预畸变和畸变, 可以将视场角扩大. 文献[1][2]提出了一种算法来压缩和解压反向映射坐标查找表, 从而减小内存消耗. 文献[3]研究了利用软件预畸变方法校正光学系统畸变的问题, 但未

涉及硬件实现. 文献[4][5]采用基于后向映射查找表结构的几何校正算法, 利用 FPGA 内置的 RAM 资源缓存 SDRAM 中的图像数据, 从而能够快速随机获取插值运算所需图像数据.

针对市场上的 FPGA 芯片片内存储较小的情况, 本文采用基于片外 SD 卡查找表存储的坐标校正和双线性插值的灰度校正方法, 提出一种高效的图像缓冲架构, 实现对 $1280 \times 1024 @ 60$ Hz 视频图像的实时预畸变处理.

2 预畸变原理

假设原图像 A 可表示为 $A = A(x, y)$, 畸变图像 B 表示为 $B = B(x, y)$, 预畸变图像 C 表示为 $C = C(x, y)$, A 到 B 的映射关系为 F , A 到 C 的映射关系为 G . 首先, A 到 B 的映射 $B(x, y) = F[A(x, y)]$, 可以借助 CODE V 光学软件中的畸变栅格数据选项和光学系统的镜头参数计算得出; 然后, 要得出 A 到 C 的映射 $C(x, y) = G[A(x, y)]$, 只需得出 A 到 B 的逆向映射关系 F^{-1} , 因为 $A(x, y) = F[C(x, y)] = F[G[C(x, y)]]$, $G = F^{-1}$ (不考虑光学系统的放大作用).

由于光路的可逆性, 近眼显示光学系统的光线追迹方向与其逆光学系统的光线追迹方向正好相反^[3], 所以逆向映射关系 F^{-1} 可以通过 CODE V 光学软件对逆光学系统仿真来拟合得出. 通过追迹逆光学系统不同视场的主光线经过光学系统后在像源处对应的像素位置^[6], 可以得到逆向映射关系 F^{-1} , 即为预畸变图像和原图像的映射关系.

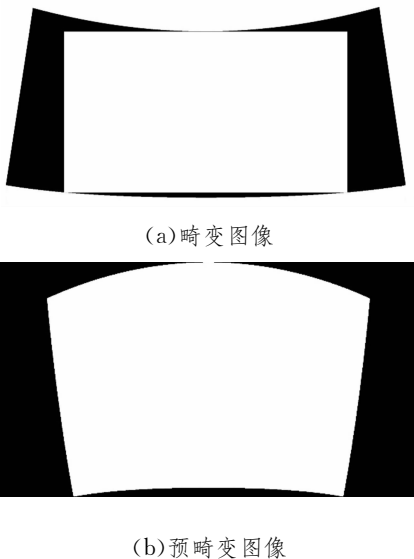


图 1 畸变图像与预畸变图像效果图

将得到的预畸变系数映射表通过 MATLAB 数学软件进行软件仿真. 考虑到显示的完整性, 对预畸变图像进行适当地缩小, 使其可以在原图像的范围完整显示, 显示效果如图 1 所示. 调整后的预畸变系数映射表包括整数部分和小数部分, 对小数部分进行适当放大, 化为整数存储, 作为硬件系统的查找表数据.

由于数字图像的像素点位置是离散的, 所以通过后向映射得到的像素位置不一定落在原来的像素点上, 所以需要插值算法建立新像素点的灰度值. 综合考虑现有的插值算法, 最邻近插值算法生成的图像质量较差, 双三次插值需要消耗大量的 FPGA 资源, 并且实时性较差, 所以双线性插值是最适合的灰度校正方法, 双线性插值重建像素灰度值过程如图 2 所示.

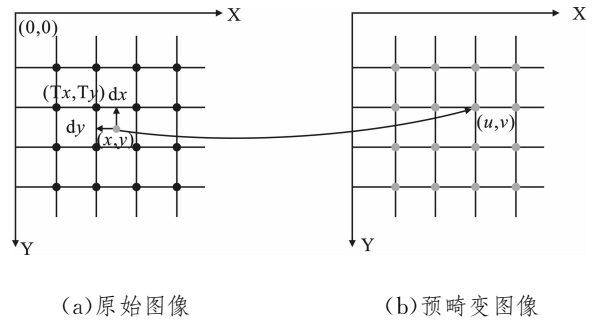


图 2 像素双线性插值重建过程

后向映射得到的新像素点位置为 $C(u, v)$, 对应原图像位置为 $A(x, y)$, 可以由像素点 $A(T_x, T_y)$ 分别沿 x, y 轴偏移 dx, dy 长度得到, 所以双线性插值得到的新灰度值为

$$\begin{aligned} C(u, v) &= [A(T_x + d_x, T_y + 1) - A(T_x + d_x, T_y)]d_y + A(T_x + d_x, T_y) \\ &= (1 - d_x)(1 - d_y)A(T_x, T_y) + d_x(1 - d_y)A(T_x + 1, T_y) \\ &\quad + (1 - d_x)d_yA(T_x, T_y + 1) + d_xd_yA(T_x + 1, T_y + 1). \end{aligned} \quad (1)$$

3 实时预畸变 FPGA 实现方案

3.1 系统架构设计

预畸变系统的硬件架构包括 Xilinx Artix-7 系列 FPGA 芯片, HDMI 视频接收器, DDR3 高速存储器, SD 卡大容量存储器和 HDMI 视频发送器. 以 FPGA 芯片为核心, 设计了 HDMI 数据收发模块、预畸变系数存取模块、图像数据缓存模块、坐标预畸变模块和灰度预畸变模块, 系统框图如图 3 所示.

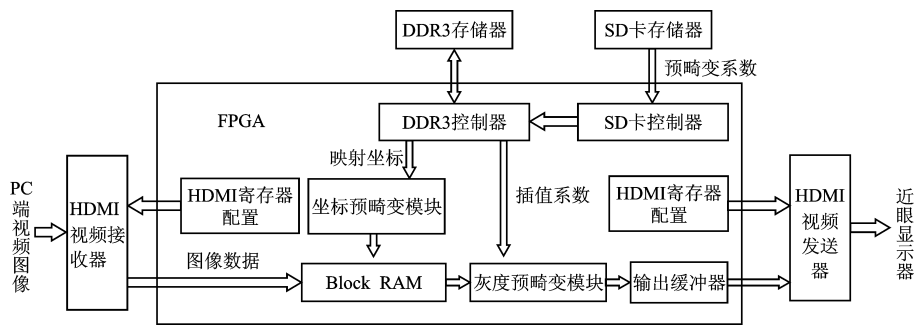


图 3 预畸变系统框图

系统工作原理如下:首先,软件计算出的预畸变系数映射表预先存储在 SD 卡存储器中,FPGA 开发板上电后,系统将预畸变系数映射表读取到 DDR3 存储器中;PC 端或其它视频源的视频数据通过 HDMI 视频接收模块解码后缓存到片内 Block RAM 中.然后,系统根据映射表中的坐标位置信息从 Block RAM 的相应位置取出图像灰度值与映射表中的插值系数进行双线性插值运算,运算得到的灰度值即为预畸变图像的灰度信息.最后,调整控制时序,将预畸变图像数据通过 HDMI 视频发送模块发送到近眼显示器上.

3.2 预畸变系数存取设计

预畸变系数以 64 bit 坐标索引的格式存储在片外 SD 卡存储器中,64 bit 坐标索引设计如下表 1 所示.其中 x,y 数据实际占用 11 bit 空间, d_x,d_y 数据由原来双线性插值浮点数权值放大1 024倍后量化得到,实际占用 10 bit 空间.

FPGA 通过 SPI 数据总线访问 Micro SD 卡,工作时钟为 25 MHz. SD 卡存储器的初始化和命令/响应操作均通过 SPI 总线进行配置. SD 卡数据传输

长度采用 512 Bytes,预畸变系数表以 64 bit 坐标索引格式存储,所以一次数据传输中读写 64 个 64 bit 数据.

表 1 预畸变系数存储结构

坐标数据	占用空间/bit	说明
x	16	像素点列坐标
y	16	像素点行坐标
d_x	16	双线性插值 x 方向权值
d_y	16	双线性插值 y 方向权值

在 DDR3 存储设计中,选用 64 bit 数据位用户接口适配 64 bit 坐标索引格式,存储器工作时钟为 200 MHz,为了方便读写 DDR3 存储器,系统调用了 Xilinx 提供的 DDR3 控制器 IP 核 MIG,由于选用具有 AXI 总线的 DDR3 控制器,所以需要添加 AXI4 总线协议转换模块与用户接口进行数据交互.同时,由于各模块的控制时钟不同,所以分别使用了读写 FIFO 存储阵列进行数据交互.预畸变系数存取设计的逻辑框图如图 4 所示.

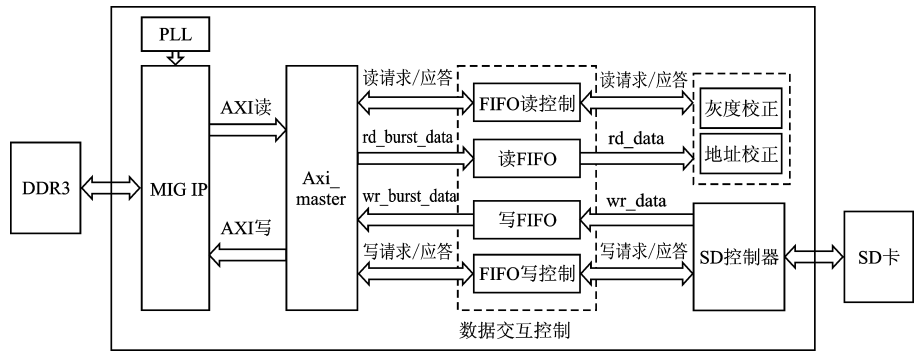


图 4 预畸变系数存取设计框图

3.3 图像数据缓存优化

近眼微显示器经过光学系统投影的画面畸变程度较大,因此需要对原图像做较大程度的预畸变处

理.经过光学软件仿真,原图像单行像素预畸变后最大可占据 168 行的图像区域,所以需要缓存至少 168 行的图像数据.但是双线性插值算法需要在一

个时钟内同时得到 4 个像素值,这意味着至少需要缓存 $4 \times 168 \times 1280 \times 8\text{bit}$ 大小的数据,市面上大部分 FPGA 器件并没有这么大的片内 RAM 资源,而且片外存储器的控制时序复杂而且造价昂贵.

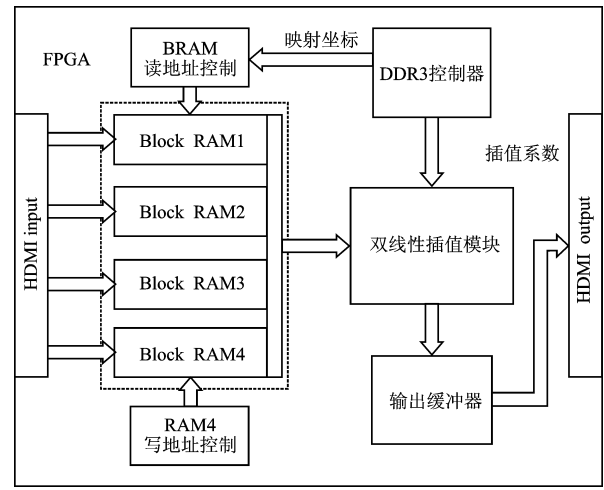


图 5 图像数据优化缓存结构

本文提出一种图像数据缓存的优化结构,如图 5 所示,设计 4 个 Block RAM 缓存结构,其中两个缓存奇行数据,两个缓存偶行数据,每个 RAM 中只缓存原来二分之一的数据. 在一个时钟内,两个奇行 Block RAM 分别读出 (T_x, T_y) 和 $(T_x + 1, T_y)$ 坐标的灰度值,两个偶行 Block RAM 分别读出 $(T_x, T_y + 1)$ 和 $(T_x + 1, T_y + 1)$ 坐标的灰度值,满足双线性插值的要求,而数据缓存量减少了一半.

3.4 双线性插值算法实现

图像优化缓存模块在一个时钟取出相邻两行的 4 个像素值,分别记为 $data_odd, data_odd1, data_even$ 和 $data_even1$,经过 1 024 倍放大的插值系数记为 $coef_x$ 和 $coef_y$,因此双线性插值公式可以改为

$$data_out = (1-coef_x)(1-coef_y)data_odd + coef_x(1-coef_y)data_odd1 + (1-coef_x)coef_ydata_even + coef_xcoef_ydata_even1. \tag{2}$$

具体硬件实现过程可分 5 步:

- (1) 计算 $1-coef_x$ 和 $1-coef_y$, 因为插值系数放大了 1 024 倍, 所以这里“1”对应“1 024”, 同时 4 个像素值缓存相应时钟;
- (2) 10 bit 的 $coef_x$ 和 $1-coef_x$ 按照插值公式分别与 4 个 8 bit 像素值相乘, 得到 4 个 18 bit 的中间值, 同时 $coef_y$ 和 $1-coef_y$ 缓存相应时钟;
- (3) 10 bit 的 $coef_y$ 和 $1-coef_y$ 分别与 4 个 18 bit 的中间值相乘, 得到 4 个 28 bit 的运算结果;
- (4) 4 个 28 bit 的运算结果两两相加;
- (5) 得到值再一步相加, 取高 8 bit 结果输出, 即为新的灰度值.

计算过程共进行 8 次乘法运算和 5 次加法运算, 利用 DSP48E 硬件乘法器实现, 其 RTL 电路如图 6 所示.

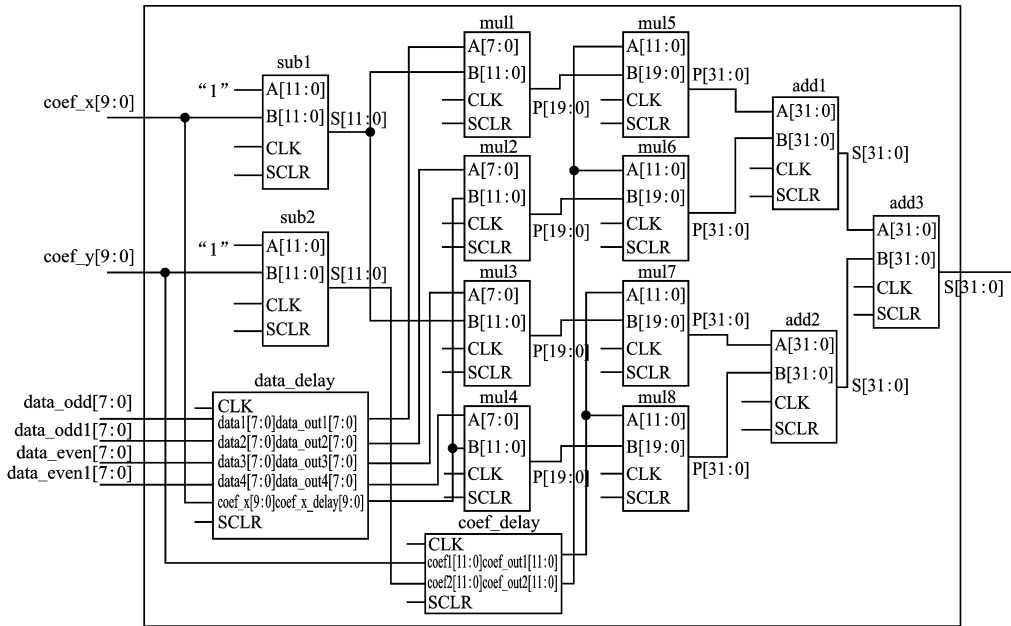


图 6 双线性插值 RTL 电路图

4 实验结果及分析

4.1 仿真实验

预畸变系数存取设计的仿真结果如图 7 所示。sys_we 信号为写 FIFO 的写使能信号, sys_data_in 为 SD 卡存储器读出的数据,经过写 FIFO 缓存后写入 DDR3 存储器中,写时钟为 25MHz。rd_burst_req,rd_burst_data_valid 和 rd_burst_finish 分别为读 FIFO 的读请求,读请求应答和读请求应答结束信号,read_data 数据在读使能信号 read_en 有效时从 DDR3 存储器中读出,读时钟为 108 MHz,其中的映射坐标数据送入 Block RAM 读地址模块,插值系数数据送入双线性插值模块。

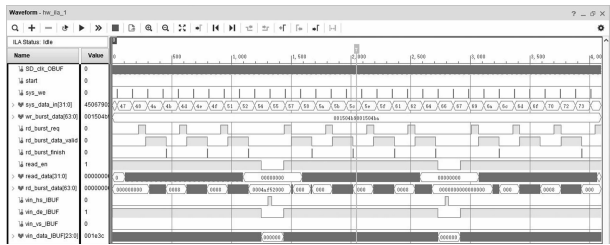


图 7 预畸变系数存取设计仿真结果

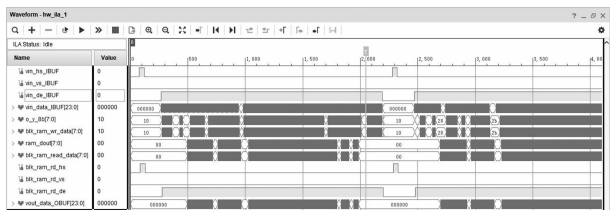
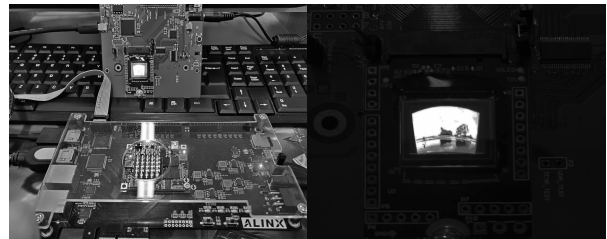


图 8 预畸变系统仿真结果

图 8 为预畸变系统中相邻两行图像数据的仿真结果,vin_data 为 24 bit 视频输入数据,vin_hs,vin_vs 和 vin_de 为 HDMI 时序控制信号。数据处理流程如下:首先,输入数据 vin_data 转换为 8bit 的灰度数据 o_y_8b;其次, o_y_8b 数据通过 Block RAM 写地址模块写入 Block RAM 中缓存,考虑到畸变的最大行差值,4 个 Block RAM 共缓存 200 行图像;然后,Block RAM 读地址模块通过得到的预畸变映射坐标读出相应地址的数据 blk_ram_read_data,考虑到时序的要求,blk_ram_read_data 数据会在 o_y_8b 数据写入 30 行后读出;然后,读出的数据送入双线性插值模块进行灰度重建,得到输出数据 vout_data;最后,HDMI 时序控制信号在经过上述各模块时钟延时后与 vout_data 数据一起送入 HDMI 发送器,预畸变图像最终显示在近眼微显示器上。

4.2 硬件平台验证

硬件测试平台如图 9(a)所示,输入源为1 280×1 024@60 Hz 的视频图像,由计算机通过 HDMI 接口提供,显示平台为硅基 OLED 微显示器,分辨率为1 280×1 024,采用数字驱动方式,灰度级为 256 级,测试效果如图 9(b)所示。图 9(c)为显示原图像,图 9(d)为软件仿真的预畸变图像,通过微显示器观察,预畸变结果与仿真结果一致,系统的可行性和正确性得到验证。表 2 为综合后资源利用情况表,由于采用了双线性插值的灰度校正算法,所以图像缓存结构消耗了较多的 Block RAM 资源。



(a) 硬件测试平台 (b) 微显示器显示效果



(c) 原图像 (d) 软件仿真预畸变图像

图 9 实验结果图

表 2 FPGA 资源利用情况表

Resource	Utilization	Available	Utilization%
LUT	11 852	63 400	18. 69
LUTRAM	2 148	19 000	11. 31
FF	13 908	126 800	10. 97
BRAM	101	135	74. 81

表 3 为传统预畸变系统与本文提出的实时预畸变系统性能指标对比,其中传统方法和改进方法分别是对文献[7][8]中的方法进行了逻辑复现。与传统预畸变方法相比,本文实现的预畸变系统降低了 1/2 的图像数据缓存量,并且有更低的输出延时,实时性更好。

表 3 性能指标对比

项目	传统方法	改进方法	本文方法
BRAM/MB	3. 91	1. 95	1. 95
输出延时/帧	0. 5	0. 164	0. 029

5 结束语

本文提出了一种基于 FPGA 的近眼显示实时预畸变系统实现架构,适用于近眼显示器投影图像畸变问题.实验结果表明,本文提出的硬件架构和预畸变算法对近眼微显示器光学系统投影图像具有良好的校正效果,减少了 FPGA 资源消耗,处理的实时性得到了保证.对于不同光学系统的图像畸变,只需要改变片外 SD 卡存储的映射查找表.该设计能够很好地满足近眼显示领域对微显示器显示效果的要求.下一步工作将对更高分辨率近眼显示系统进行预畸变处理以及改善显示图像品质,提高视觉感受效果.

参考文献:

- [1] LUO L B, WANG C S, CHEN J, et al. Improved LUT-based image warping for video cameras[C]//Proceedings of the 2011 14th IEEE International Conference on Computational Science and Engineering, Dalian, China, IEEE, 2011: 453-460. DOI: 10.1109/CSE.2011.83.
- [2] AKIN A, BAZ I, GAEMPERLE L M, et al. Compressed look-up-table based real-time rectification hardware[C]//Proceedings of the 2013 IFIP/IEEE 21st International Conference on Very Large Scale Integration, Istanbul, Turkey: IEEE, 2013: 272-277. DOI: 10.1109/VLSI-SoC.2013.6673288.
- [3] 杨新军, 吴华夏, 余晓芬, 等. 机载护目镜型头盔显示器畸变校正[J]. 光子学报, 2010, 39(3): 455-459. DOI: 10.3788/gzxb20103903.0455.
YANG X J, WU H X, YU X F, et al. Distortion correction for optical system of helmet visor display[J]. Acta Photonica Sinica, 2010, 39(3): 455-459. DOI: 10.3788/gzxb20103903.0455.
- [4] 陈文艺, 李龙龙, 刘禹韬, 等. 基于 SDRAM 缓存的实时视频图像几何校正系统[J]. 电视技术, 2016, 40(5): 105-109. DOI: 10.16280/j. videoe. 2016. 05. 023.
CHEN W Y, LI L L, LIU Y T, et al. Real-time video image geometric correction system based on SDRAM cache[J]. Video Engineering, 2016, 40(5): 105-109. DOI: 10.16280/j. videoe. 2016. 05. 023.
- [5] 陈文艺, 田科, 周娟. 基于 FPGA 的实时视频图像几何校正系统设计[J]. 电视技术, 2014, 38(3): 66-69. DOI: 10.3969/j. issn. 1002-8692. 2014. 03. 018.
CHEN W Y, TIAN K, ZHOU J. Real-time video images geometric correction system based on FPGA[J]. Video Engineering, 2014, 38(3): 66-69. DOI: 10.3969/j. issn. 1002-8692. 2014. 03. 018.
- [6] 廖书红, 武静, 张海军, 等. 双目数字图像实时预畸变校正技术研究[J]. 电光与控制, 2018, 25(5): 109-114. DOI: 10.3969/j. issn. 1671-637X. 2018. 05. 023.
LIAO S H, WU J, ZHANG H J, et al. Pre-distortion technology for real-time correction of binocular digital image[J]. Electronics Optics & Control, 2018, 25(5): 109-114. DOI: 10.3969/j. issn. 1671-637X. 2018. 05. 023.
- [7] ZHENG H, LI J. Real-time correction of distortion image based on FPGA[C]//Proceedings of 2010 International Conference on Intelligent Computing and Integrated System, Guilin, China: IEEE, 2010: 167-170. DOI: 10.1109/ICISS.2010.5656804.
- [8] 郑永瑞, 李洁, 刘晓宏, 等. 基于 FPGA 的视频图像实时几何畸变校正[J]. 电光与控制, 2013, 20(6): 75-78. DOI: 10.3969/j. issn. 1671-637X. 2013. 06. 017.
ZHENG Y R, LI J, LIU X H, et al. FPGA based real-time geometric distortion correction for video images[J]. Electronics Optics & Control, 2013, 20(6): 75-78. DOI: 10.3969/j. issn. 1671-637X. 2013. 06. 017.

作者简介:

史华康 男, (1996-), 硕士研究生. 研究方向为微电子与集成电路设计.

冉峰(通讯作者) 男, (1954-), 博士, 教授, 博士生导师. 研究方向为 SoC 设计, OLED 显示驱动等.

E-mail: ranfeng@shu.edu.cn.

沈华明 男, (1991-), 博士研究生. 研究方向为最优控制理论, 算法优化.

陈文栋 男, (1993-), 博士研究生. 研究方向为 OLED 显示驱动.